

Фролов А. В., Швец А. Н., Мусихин Ю. Ф.
A. V. Frolov, A. N. Shvets, Y. F. Musihin

ПРИМЕНЕНИЕ МОДИФИЦИРОВАННОГО СИГМА-ДЕЛЬТА МОДУЛЯТОРА ДЛЯ ДЕЛЕНИЯ ЧАСТОТЫ ЦИФРОВЫХ СИГНАЛОВ

APPLICATION OF MODIFIED SIGMA-DELTA MODULATOR FOR DIGITAL SIGNALS FREQUENCY DIVISION

Фролов Алексей Валерьевич – кандидат технических наук, доцент кафедры «Промышленная электроника и инновационные технологии» Комсомольского-на-Амуре государственного университета (Россия, Комсомольск-на-Амуре). E-mail: Afrolov.kms@mail.ru.

Aleksei V. Frolov – PhD in Engineering, Associate Professor, Industrial Electronics and Innovative Technologies Department, Komsomolsk-na-Amure State University (Russia, Komsomolsk-on-Amur). E-mail: Afrolov.kms@mail.ru.

Швец Александр Николаевич – студент кафедры «Промышленная электроника и инновационные технологии» Комсомольского-на-Амуре государственного университета (Россия, Комсомольск-на-Амуре). E-mail: peit@knastu.ru.

Alexander N. Shvets – Student, Industrial Electronics and Innovative Technologies Department, Komsomolsk-na-Amure State University (Russia, Komsomolsk-on-Amur). E-mail: peit@knastu.ru.

Мусихин Юрий Федорович – студент кафедры «Прикладная математика» Комсомольского-на-Амуре государственного университета (Россия, Комсомольск-на-Амуре). E-mail: pm@knastu.ru.

Yuri F. Musihin – Student, Applied Mathematics Department, Komsomolsk-na-Amure State University (Russia, Komsomolsk-on-Amur). E-mail: pm@knastu.ru.

Аннотация. Представлены результаты проектирования устройства деления частоты цифровых сигналов с дробным переменным коэффициентом деления с применением сигма-дельта модулятора. Представлены результаты моделирования работы разработанного алгоритма и устройства в симуляторе SimInTech. Проведён сравнительный анализ параметров предложенного алгоритма и существующих аналогов. Показано, что модификация схемы сигма-дельта модулятора позволяет повысить равномерность распределения выходных сигналов в пределах периода, в некоторых случаях уменьшить период выходного сигнала при незначительном повышении ресурсоёмкости алгоритма.

Summary. There are presented the results of a device and an algorithm designing for dividing the digital signals frequency with a fractional variable division coefficient by a sigma-delta modulator. This solution provides a more uniform pulse distribution by generating output signals from the rising and falling edges of the input signals. The article presents the results of modeling the operation of the developed algorithm and device in the SimInTech simulator. A comparative parameters analysis of the proposed algorithm and existing analogues was carried out. It is shown that modification of the sigma-delta modulator circuit, which ensures a shift of the output signal by half the period of the input signal, makes it possible to increase the output signals distribution uniformity within the period, and in some cases to reduce the output signal period with a slight increase in the algorithm resource intensity.

Ключевые слова: делитель частоты, цифровой сигнал, дробный коэффициент деления, переменный коэффициент деления, сигма-дельта модулятор, SimInTech, алгоритм, схема.

Key words: frequency divider, digital signal, fractional division coefficient, variable division coefficient, sigma-delta modulator, SimInTech, algorithm, circuit.

Исследования, изложенные в материале статьи, проводились в рамках гранта № ВН001/2023.

Введение. Для работы современных цифровых устройств, входящих в одну систему, нередко требуются сигналы синхронизации с разными частотами, что обеспечивается применением синхронизированных между собой тактовых сигналов. Для этого технически и экономически целесообразно использовать один тактовый генератор, а остальные частоты получать путём деления указанной частоты. Эту задачу решает делитель частоты с постоянным коэффициентом деления. В системах автоматики существует другая актуальная задача получения синхронизированных сигналов с изменяемой частотой, например для управления скоростью вращения шаговых электродвигателей или другими исполнительными устройствами. Эта задача решается с помощью делителя частоты с переменным коэффициентом деления [4]. Так как большинство современных цифровых решений реализуется на универсальных программируемых устройствах [10], то разрабатываемый делитель частоты должен быть оптимизирован с позиции ресурсоёмкости и скорости работы.

В литературе [1; 7] встречаются предложения применения счётчиков для получения делителей с дробным коэффициентом деления. Предполагается, что эти схемы содержат два делителя с целочисленными коэффициентами деления и коммутатор, который часть периода пропускает на выход схемы сигналы от одного делителя, а часть периода – от другого делителя. Но алгоритм работы коммутатора в этих источниках не раскрывается. В [9] предложен возможный алгоритм управления коммутатором и коэффициентами деления счётчиков. Но этот алгоритм отличается сложностью расчётов коэффициентов делителя под заданный коэффициент деления. Кроме того, неоптимальный выбор коэффициентов делителя приводит к увеличению периода выходных сигналов, т. е. к большой продолжительности генерирования сигналов с разными частотами, что будет проявляться в заметном колебании скорости работы исполнительного устройства.

В [9] предложена схема делителя частоты, которая в реальном времени сравнивает количество прошедших на выход входных сигналов с требуемым количеством выходных сигналов на данный момент времени и принимает решение о пропуске очередного входного сигнала на выход или его задерживании. Этот алгоритм обеспечивает минимальный период выходных сигналов и просты как схемную, так и программную реализации, но требует применения двух счётчиков с большой разрядностью и выполнения операций деления и сравнения с числами с плавающей запятой.

Применение сигма-дельта модулятора [2; 6] для деления частоты обеспечивает формирование выходных сигналов, аналогичных делителю на счётчиках [8]. При этом используется только одна простейшая арифметическая операция сложения дробных чисел и одна промежуточная переменная [5]. В [9] также показано, что схема на сигма-дельта модуляторе самая простая и наименее требовательная к вычислительным ресурсам.

Общий недостаток всех рассмотренных схем заключается в скачках (джиттерах) периода при работе с дробными коэффициентами деления [11]. Схемы на счётчиках и на сигма-дельта модуляторе обеспечивают минимальный период последовательности выходных сигналов, минимальное изменение длительности паузы выходных сигналов, равное одному периоду входного сигнала.

В связи с указанным недостатком описанных схем заслуживают внимания схемы делителей частоты с коэффициентами $3/2$ и $5/2$ [3], которые формируют выходные сигналы без скачков их периода. Эти же схемы используются для формирования сигналов с коэффициентом деления 3 и 5 (в два раза выше заданного коэффициента деления), но со скважностью выходных сигналов равной 2. Алгоритмы формирования выходных сигналов рассмотренных схем различны, что не позволяет использовать рассмотренные схемы в качестве универсальных делителей с переменным коэффициентом деления. Кроме того, рассмотренные схемы достаточно сложны, содержат кроме относительно большого количества комбинационных и последовательностных логических схем ещё и дополнительную схему логического автомата.

Таким образом, традиционно используемые цифровые делители частоты показывают хорошие результаты при целочисленных коэффициентах деления, а также при некоторых дробных,

но неизменных коэффициентах деления: они обеспечивают стабильную частоту выходных сигналов при достаточно простой схеме или алгоритме работы [3; 7]. Но для решения задачи проектирования делителя частоты с переменным коэффициентом деления, а также для реализации других дробных коэффициентов применение этих схем и алгоритмов не представляется возможным [8]. Поэтому задача разработки схемы или алгоритма работы делителя частоты цифровых сигналов с переменным и произвольным коэффициентом деления остаётся актуальной задачей как в современной цифровой технике, так и в системах автоматического управления, решению которой посвящена настоящая статья. Результаты разработок авторов опробовались в программных пакетах SimInTech, OWEN Logic (с программированием ПЛК ОВЕН-ПР200 и исследованием его работы).

Модернизированный делитель частоты с сигма-дельта модулятором. В вышерассмотренных схемах представляет интерес принцип формирования фронтов выходных сигналов с использованием как переднего, так и заднего фронтов входного сигнала, в отличие от формирования выходных сигналов путём пропуска или задерживания входных сигналов. Заслуживает внимания использование выходного T -триггера для формирования выходных меандровых импульсов, но с коэффициентом деления в два раза выше заданного коэффициента. Поэтому в работе была проведена модернизация схемы и алгоритма работы делителя частоты на основе сигма-дельта модулятора с формированием фронтов выходных сигналов как по переднему, так и по заднему фронтам входного сигнала для уменьшения джиттера периода выходного сигнала при сохранении простоты и универсальности схемы. Рассматриваемая схема (см. рис. 1) содержит схему делителя на сигма-дельта модуляторе и схему опережения генерации (смещения) выходного сигнала на половину периода входного сигнала CLK. Коэффициент деления данной схемы задаётся в виде отношения натуральных чисел $k = \frac{N}{M}$.

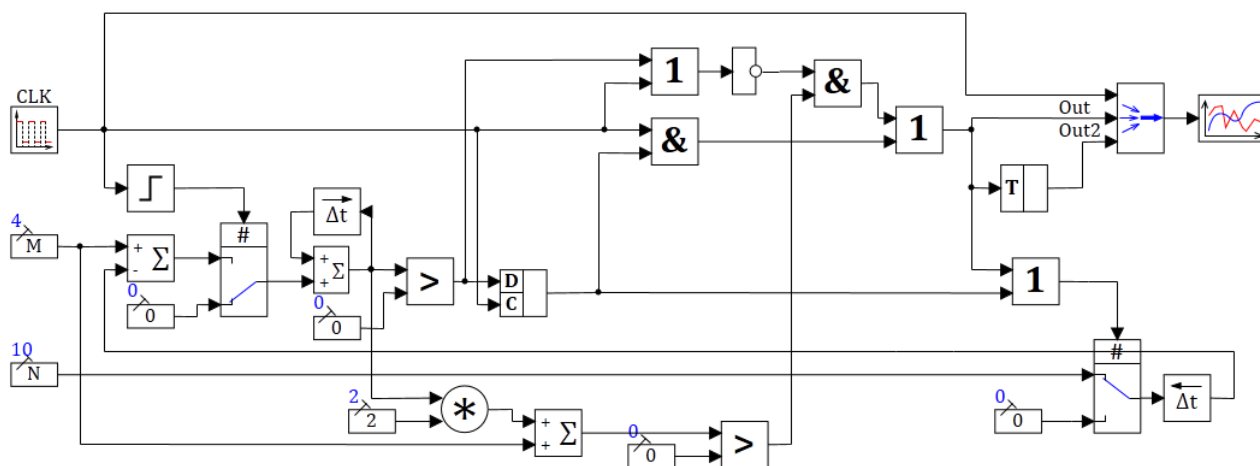


Рис. 1. Схемы делителя частоты с модифицированным сигма-дельта модулятором в программе SimInTech

Анализ работы разработанной схемы делителя частоты. Результаты работы разработанной схемы (сигналы на выходах Out и Out2) в сравнении с результатами работы схемы на стандартном сигма-дельта модуляторе (сигнал Out SDM) представлены на рис. 2.

Анализ результатов работы показывает, что при работе с целочисленными коэффициентами деления (см. рис. 2, а, е, и, к) выходные сигналы обеих сравниваемых схем одинаковы, за исключением сдвига сигнала разработанной схемы на 0,5 периода сигнала CLK. Выходные импульсы следуют с одинаковым периодом, равным $T_{Out} = kT_{CLK}$, где T_{Out} – период выходных сигналов; T_{CLK} – период входных сигналов; k – коэффициент деления частоты.

При работе с дробными коэффициентами деления схема на стандартном сигма-дельта модуляторе не обеспечивает постоянства периода выходных сигналов – период каждого элементарного выходного сигнала принимает одно из двух значений: $T_{Out} = k'T_{CLK}$ или $T_{Out} = (k' + 1)T_{CLK}$,

где k' – целая часть заданного коэффициента деления. То есть джиттер периода составляет величину T_{CLK} . Период последовательности сигналов минимален и равен числителю коэффициента деления, представленного в виде неправильной несокращаемой дроби. Количество джиттеров за период зависит от величины коэффициента деления и для представленных на рис. 2 значений изменяется от 0 до 6. Схема на модернизированном сигма-дельта модуляторе обеспечивает постоянство частоты выходных сигналов для дробного коэффициента деления $k = \frac{n}{2}$, где n – натуральное число. Для коэффициентов деления $k = \frac{n}{m}$, где m – чётное число, рассматриваемая схема обеспечивает период последовательности выходных импульсов в 2 раза меньше по сравнению со схемой на стандартном сигма-дельта модуляторе. Для остальных исследованных коэффициентов деления эта схема обеспечивает величину джиттера периода выходных сигналов в два раза меньше, чем стандартная схема ($\frac{T_{CLK}}{2}$). Разработанная схема по сложности и ресурсоёмкости не сильно отличается от базовой схемы на сигма-дельта модуляторе: в схеме дополнительно используются 5 логических элементов, компаратор, сумматор, блок умножения на 2 и T -триггер (при необходимости формирования меандрового выходного сигнала).

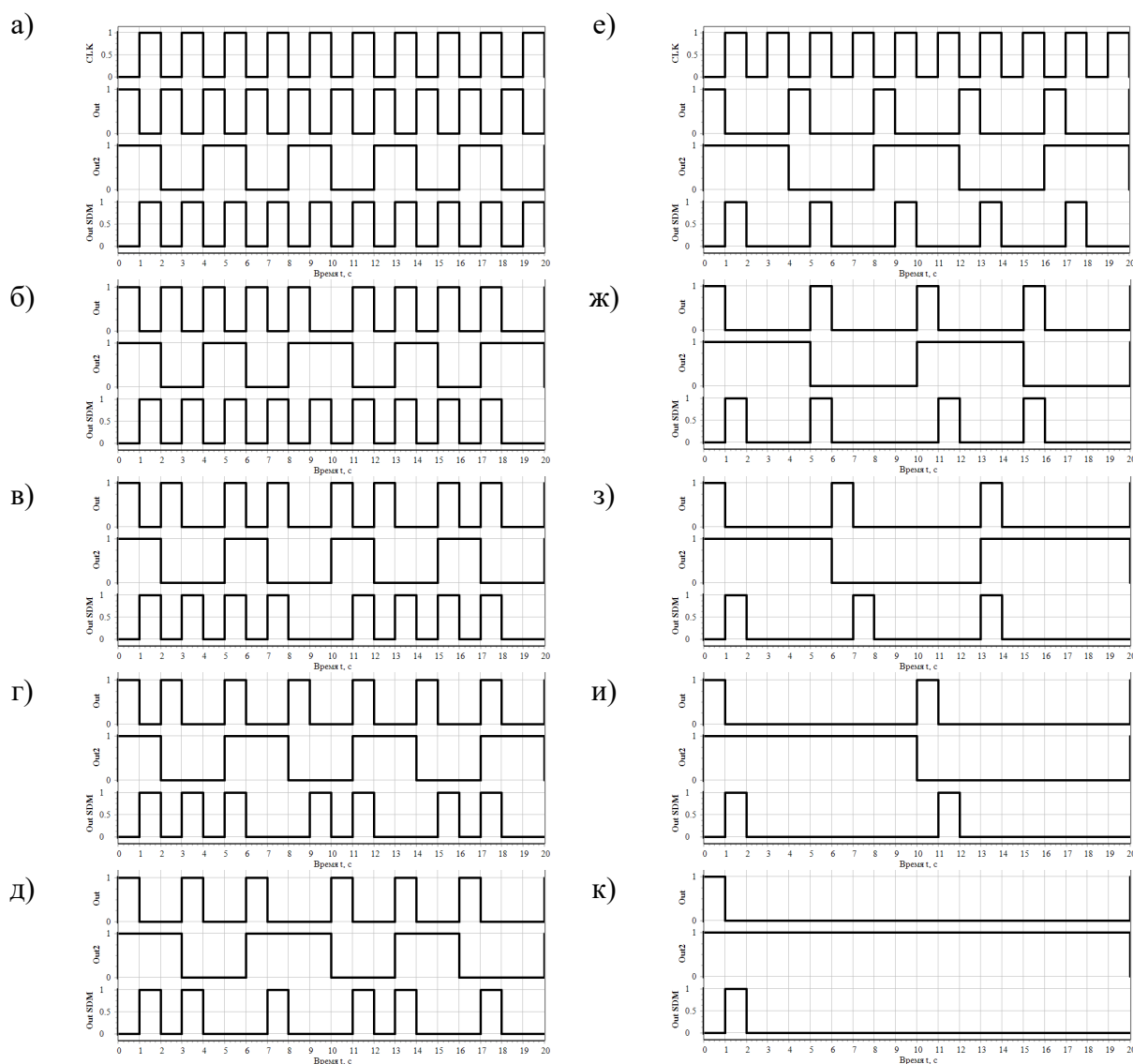


Рис. 2. Диаграммы работы делителя частоты с модифицированным сигма-дельта модулятором с коэффициентами деления: а – 1; б – 10/9; в – 5/4; г – 10/7; д – 5/3; е – 2; ж – 5/2; з – 10/3; и – 5; к – 10

Выводы. Модернизация схемы делителя частоты путём введения блока предсказания следующего значения выходного сигнала позволила смещать фронты выходного сигнала на половину периода сигнала синхронизации. В результате удалось уменьшить джиттер периода выходных сигналов вдвое – до половины периода входного сигнала. При работе с коэффициентами деления вида $k = \frac{n}{2}$, где n – натуральное число, модернизированная схема позволяет полностью избавиться от джиттеров частоты, как и при работе с целочисленными коэффициентами деления. При работе с коэффициентами деления вида $k = \frac{n}{m}$, где m – чётное число, модернизированная схема позволяет уменьшить период выходных сигналов в два раза. Применение в схеме делителя дополнительного выходного T -триггера позволяет получать на выходе сигналы меандрового типа, но в два раза меньшей частоты. Разработанная схема по сложности и ресурсоёмкости не сильно отличается от базовой схемы делителя на сигма-дельта модуляторе. Разработанный алгоритм и схема делителя успешно опробованы в ПЛК ОВЕН ПР-200, в программе SimInTech.

ЛИТЕРАТУРА

1. Дингес, С. Делители частоты. Ч. 1. Основные сведения о делителях частоты / С. Дингес, В. Кочемасов // Компоненты и технологии. – 2019. – № 2 (211). – С. 6-16.
2. Колесников, Д. В. Анализ характеристик verilog-модели сигма-дельта модулятора / Д. В. Колесников, Е. Н. Бормонтов, Е. В. Невежин // Энергия – XXI век. – 2012. – № 1-2 (82-83). – С. 58-63.
3. Организация делителя частоты с дробным коэффициентом деления в объёме ПЛИС // Хабр. – URL: <https://habr.com/ru/articles/306132/> (дата обращения: 15.01.2025). – Текст: электронный.
4. Проектирование электромеханического привода беспилотного летательного аппарата / М. А. Ефремов, А. А. Ткачук, Д. Я. Монастырский [и др.] // Учёные записки Комсомольского-на-Амуре государственного технического университета. Науки о природе и технике. – 2024. – № III (75). – С. 82-92.
5. Способ анализа работы сигма-дельта модулятора во временной области / И. Я. Апкаев, О. И. Лазарева, К. Ю. Пискаев, М. С. Хитрых // Современные информационные технологии. – 2022. – № 35 (35). – С. 57-62.
6. Толкачев, П. А. Анализ сигма-дельта модулятора / П. А. Толкачев // Автоматизация. Современные технологии. – 2016. – № 5. – С. 38-42.
7. Тыщук, Ю. Н. Разработка цифрового делителя частоты с дробным коэффициентом деления в 130 нм sige BiCMOS технологии / Ю. Н. Тыщук, А. С. Кожемякин, А. Г. Говенько // Современные проблемы радиоэлектроники и телекоммуникаций. – 2019. – № 2. – С. 142.
8. Управление драйвером шагового электродвигателя с помощью цифрового делителя частоты с переменным дробным коэффициентом деления / А. В. Фролов, А. Е. Савин, Н. С. Нестерова, С. М. Жданова // Учёные записки Комсомольского-на-Амуре государственного технического университета. Науки о природе и технике. – 2024. – № III (75). – С. 53-62.
9. Фролов, А. В. Цифровой делитель частоты импульсных сигналов с дробным коэффициентом деления / А. В. Фролов, А. В. Боцманов, Г. Е. Шевченко // Известия Тульского государственного университета. Технические науки. – 2024. – № 3. – С. 366-373.
10. Хрульков, В. Н. Особенности реализации нечётких алгоритмов управления на базе программируемых логических контроллеров / В. Н. Хрульков, С. П. Черный // Учёные записки Комсомольского-на-Амуре государственного технического университета. Науки о природе и технике. – 2022. – № I (57). – С. 52-62.
11. Шахтарин, Б. И. Анализ сигма-дельта модулятора / Б. И. Шахтарин, А. А. Быков, А. А. Ковальчук // Наука и образование: научное издание МГТУ им. Н. Э. Баумана. – 2012. – № 1. – С. 28.